

Alles Wichtige findest Du hier:

Website: Slides, Zusatzmaterial, Links



n.ethz.ch/~ncantieni/digitech

Polybox: Slides, Zusatzmaterial



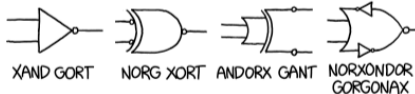
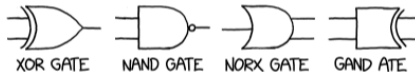
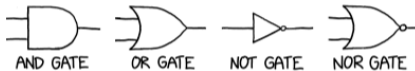
u.ethz.ch/NXMB8

ncantieni@ethz.ch

Digitaltechnik 2: CMOS Schaltungen

Nic Cantieni
ncantieni@ethz.ch

COMMON LOGIC GATE SYMBOLS



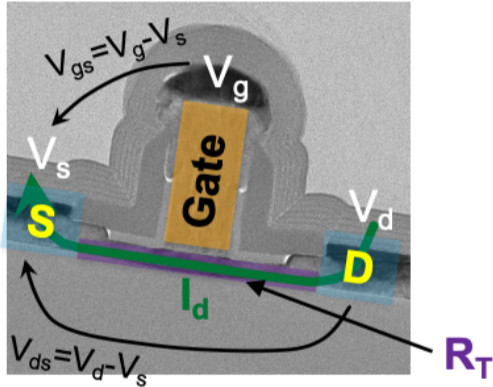
Persönliches

- Hallo! Ich bin Nic Cantieni, der rotierende TA.
- Jamie ist nicht verloren gegangen, er ist heute in der Online-Übung.
- Ihr habt ihn nächste Woche wieder zurück :)

Organisatorisches

- Normale Übungsstunde (Theorie, Tipps, Fragen)
- Folien auf n.ethz.ch/~ncantieni/digitech
- Serienabgabe: auf Moodle oder auf Papier, ich korrigiere sie dann (ausser die, die schon abgegeben haben, ein Teil hat Jamie schon korrigiert)
- Serienrückgabe: auf Moodle, oder nächste Woche durch Jamie
- Study Center: heute Abend im ETF E 1, mit NuS1 zusammen

MOS-Transistor



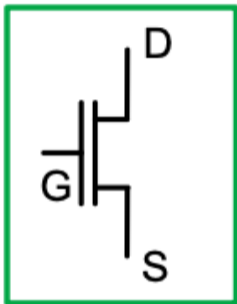
- Transistor = Trans-Resistor
- MOS = Metal-Oxide-Semiconductor
- Relais \Leftrightarrow Transistor
- Für uns jetzt: elektrisch steuerbarer, idealer, Schalter
- "Dreipol": Steuerungskontakt Gate, Fluss von Source nach Drain
- "P"- und "N"-Typ dotierte Halbleiter

Pull-Up / Pull-Down

- Idee: zwei Schaltungen bauen, die den Ausgang entweder mit GND oder VDD verbinden

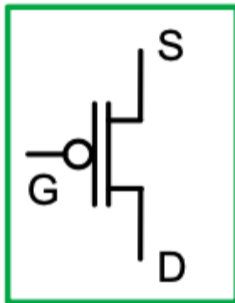
NMOS

- Elektronen fließen von S zu D
- Pull-Down Schaltung



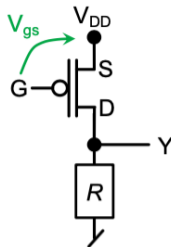
PMOS

- Löcher fließen von S zu D
- Pull-Up Schaltung



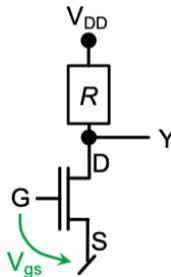
PMOS - Pull-up

- Schalter zu, wenn $G \neq S$
- S meistens $V_{DD} \rightarrow G = 0 \Leftrightarrow$ Schalter zu
- Schalter zu \Leftrightarrow D mit S verbunden \Leftrightarrow Y mit V_{DD} verbunden

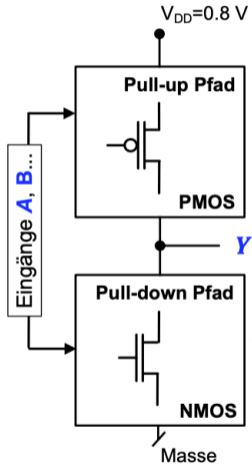


NMOS - Pull-down

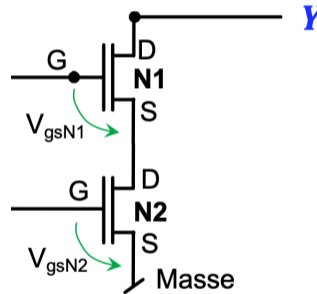
- Schalter zu, wenn $G \neq S$
- S meistens $GND \rightarrow G = 1 \Leftrightarrow$ Schalter zu
- Schalter zu \Leftrightarrow D mit S verbunden \Leftrightarrow Y mit GND verbunden



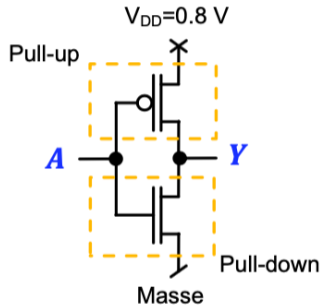
Konstruktion Pull-up / Pull-down



- pro Eingang je ein NMOS- und PMOS-Transistor
- Problem: gesperrte Transistoren

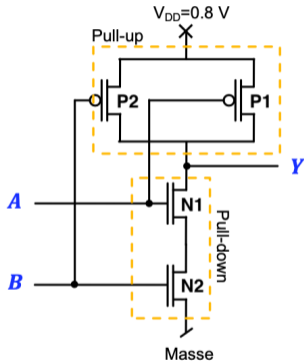


NOT-Gatter in CMOS



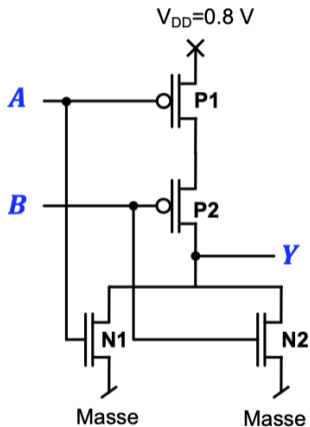
A	PMOS	NMOS	Y
0	zu	offen	1
1	offen	zu	0

NAND-Gatter in CMOS



A	B	P1	P2	N1	N2	Y
0	0	zu	zu	NN	offen	1
0	1	zu	offen	offen	zu	1
1	0	offen	zu	NN	offen	1
1	1	offen	offen	zu	zu	0

NOR-Gatter in CMOS



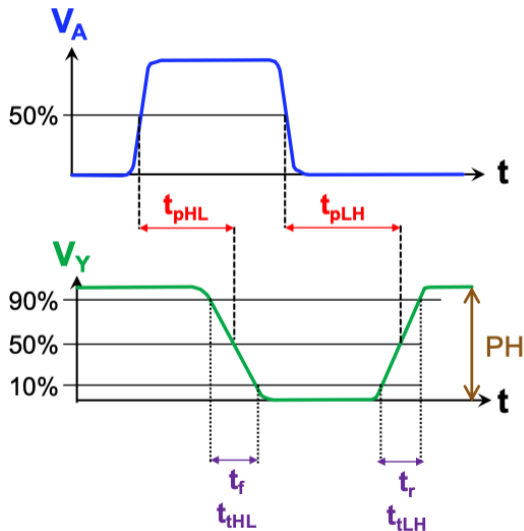
A	B	P1	P2	N1	N2	Y
0	0	zu	zu	offen	offen	1
0	1	zu	offen	offen	zu	0
1	0	offen	NN	zu	offen	0
1	1	offen	NN	zu	zu	0

Zusammenfassung Pull-Up / Pull-down

- #Eingänge = #NMOS = #PMOS
- PMOS parallel \Leftrightarrow NMOS seriell
- Schaltgleichungen:
 - NMOS: Parallel OR, seriell AND; ganze Gleichung invertieren
 - PMOS: Parallel OR, seriell AND; einzelne Eingänge invertieren

Zeitverzögerung

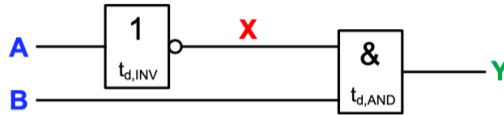
- Transistoren sind nicht ideal, sondern brauchen eine gewisse Zeit für das Schalten:



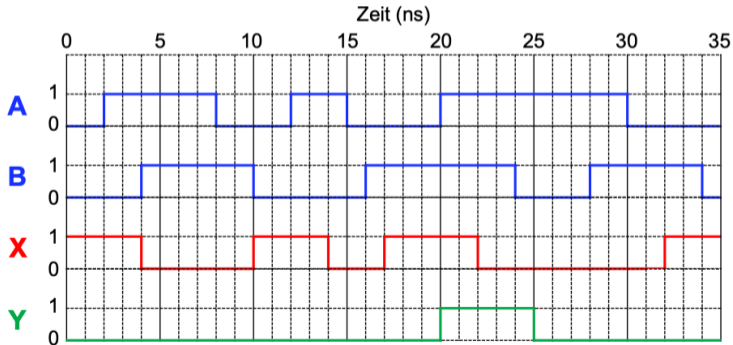
Zeitverzögerung

t_{pHL}	Verzögerungszeit (P ropagation delay <u>H</u> igh <u>L</u> ow)	Beim Übergang H → L Gemessen bei 50% des Pegelhubs
t_{pLH}	Verzögerungszeit (<u>P</u> ropagation delay <u>L</u> ow <u>H</u> igh)	Beim Übergang L → H Gemessen bei 50% des Pegelhubs
t_r	Anstieg- (<i>Rise</i> -) Zeit	Gemessen zwischen 10% und 90% des Pegelhubs
t_{tLH}	<u>T</u> ransition <u>L</u> ow <u>H</u> igh	
t_f	Abfall- (<i>Fall</i> -) Zeit	Gemessen zwischen 90% und 10% des Pegelhubs
t_{tHL}	<u>T</u> ransition <u>H</u> igh <u>L</u> ow	

Zeitverzögerung - Übung



$t_{d,INV} = 2 \text{ ns}$ und $t_{d,AND} = 3 \text{ ns}$



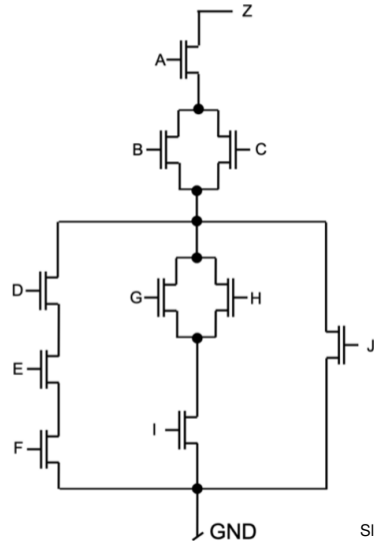
Fragen?

Hints Serie 2

- 1 - 3: Stoff von letzter Woche
- 4: Wie Herleitung NAND/NOR in Vorlesung
- 5: wie BP HS19; a-c schwierig, aber lösbar

Prüfungsaufgabe Pfadumwandlung (BP HS19)

- Zeichne Pull-up Pfad
- Gib Funktionsgleichung für Z für Pull-up und Pull-down an



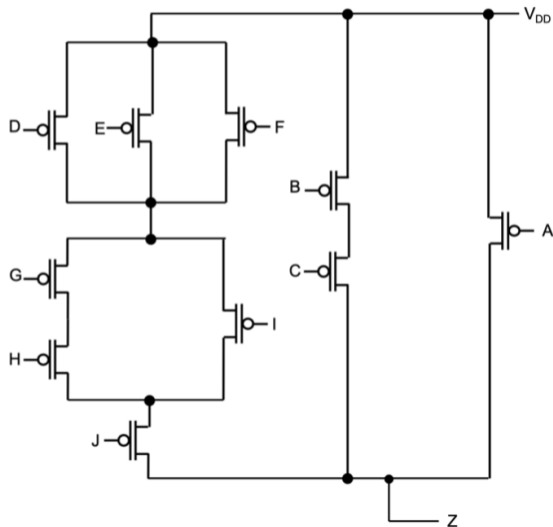
Pull-Up Pfad

Schaltgleichungen

MuLö

$$Z_{\text{Pull-up}} = \bar{A} \vee (\bar{B} \wedge \bar{C}) \vee [(\bar{D} \vee \bar{E} \vee \bar{F}) \wedge ((\bar{G} \wedge \bar{H}) \vee \bar{I}) \wedge \bar{J}]$$

$$Z_{\text{Pull-down}} = \overline{A \wedge (B \vee C) \wedge [(D \wedge E \wedge F) \vee ((G \vee H) \wedge I) \vee J]}$$



Alles Wichtige findest Du hier:

Website: Slides, Zusatzmaterial, Links



n.ethz.ch/~ncantieni/digitech

Polybox: Slides, Zusatzmaterial



u.ethz.ch/NXMB8

ncantieni@ethz.ch