

Alles Wichtige findest Du hier:

Website: Slides, Zusatzmaterial, Links



[n.ethz.ch/~ncantieni/digitech](https://n.ethz.ch/~ncantieni/digitech)

Polybox: Slides, Zusatzmaterial



[u.ethz.ch/NXMB8](https://u.ethz.ch/NXMB8)

[ncantieni@ethz.ch](mailto:ncantieni@ethz.ch)

# Digitaltechnik 7: Latches & Flipflops II

Nic Cantieni  
ncantieni@ethz.ch



# Persönliches

- Hallo! Ich bin Nic Cantieni, der rotierende TA.
- Tibet ist nicht verloren gegangen, er ist heute in der Online-Übung.
- Ihr habt ihn nächste Woche wieder zurück :)

# Organisatorisches

- Normale Übungsstunde (Theorie, Tipps, Fragen)
- Folien auf [n.ethz.ch/~ncantieni/digitech](http://n.ethz.ch/~ncantieni/digitech)
- Serienabgabe: auf Moodle oder auf Papier, ich korrigiere sie dann
- Serienrückgabe: auf Moodle, oder nächste Woche durch Tibet
- Study Center: heute Abend im ETF E 1, mit NuS1 zusammen

1. Repetition Sequentielle Schaltungen

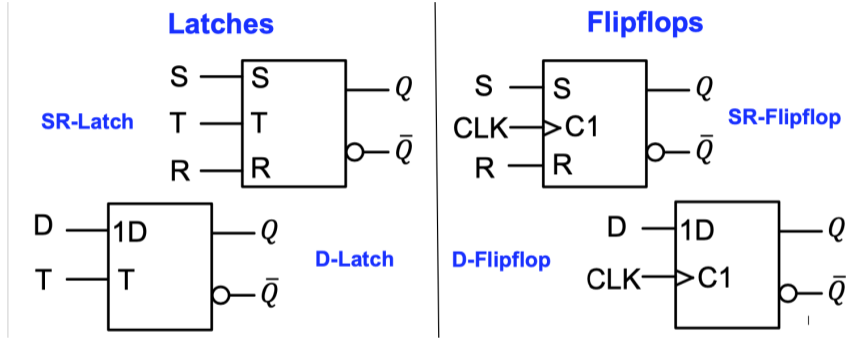
2. Neue Flipflops

3. Anwendungen Toggle-Flipflop

4. Set-/ Rücksetzeingang

5. Konstruktion D-Flipflops auf Transistor-Niveau

# Übersicht Latches / Flipflops



Wichtige Stichworte:

- Takt**zustands**steuerung
- Takt**flanken**steuerung

## SR-Latch

$S$	$R$	$Q_{1,n+1}$	$Q_{2,n+1}$	
0	0	$Q_{1,n}$	$Q_{2,n}$	speichern
0	1	0	1	rücksetzen
1	0	1	0	setzen
1	1	-	-	unzulässig

## SRT-Latch

$T$	$S$	$R$	$Q_{1,n+1}$	$Q_{2,n+1}$	
0	X	X	$Q_{1,n}$	$Q_{2,n}$	halten
1	0	0	$Q_{1,n}$	$Q_{2,n}$	speichern
1	0	1	0	1	rücksetzen
1	1	0	1	0	setzen
1	1	1	-	-	unzulässig

## D-Latch

$T$	$D$	$Q_{1,n+1}$	$Q_{2,n+1}$	
0	X	$Q_{1,n}$	$Q_{2,n}$	halten
1	0	0	1	speichern / rücksetzen
1	1	1	0	speichern / setzen

## D-Flipflop

$Q_{n+1} = D$  wenn CLK  $0 \rightarrow 1$  sonst keine Änderung

## SR-Flipflop

$Q_{1,n+1} = (S \vee (\bar{R} \wedge Q_1))_n$  mit Bed.  $R \wedge S = 0$  wenn CLK  $0 \rightarrow 1$



1. Repetition Sequentielle Schaltungen

2. Neue Flipflops

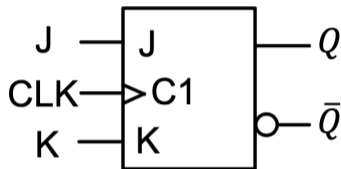
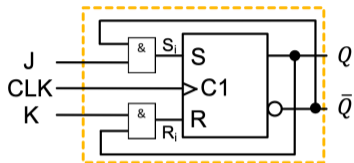
3. Anwendungen Toggle-Flipflop

4. Set-/ Rücksetzeingang

5. Konstruktion D-Flipflops auf Transistor-Niveau

# JK-Flipflop

Jump-Kill

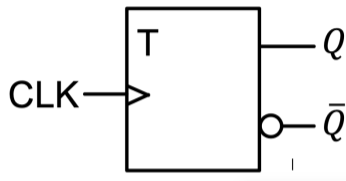
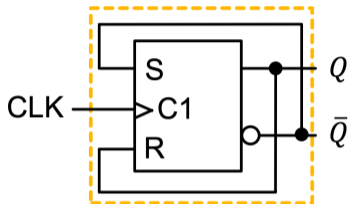


$J$	$K$	$Q_{1,n+1}$	$Q_{2,n+1}$	
0	0	$Q_{1,n}$	$Q_{2,n}$	speichern
0	1	0	1	rücksetzen
1	0	1	0	setzen
1	1	$\overline{Q_{1,n}}$	$\overline{Q_{2,n}}$	wechseln

$$Q_{1,n+1} = (J \wedge \overline{Q_{1,n}}) \vee (\overline{K} \wedge Q_{1,n}) \text{ wenn CLK } 0 \rightarrow 1$$

# T-Flipflop

## Toggle

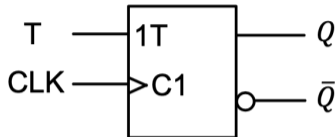
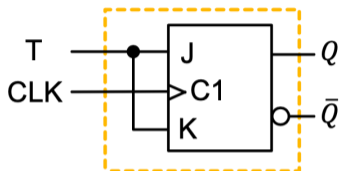


$T$	$Q_{1,n+1}$	$Q_{2,n+1}$	
X	$\overline{Q_{1,n}}$	$\overline{Q_{2,n}}$	wechseln

$$Q_{1,n+1} = \overline{Q_n} \text{ wenn CLK } 0 \rightarrow 1$$

# T-Flipflop II

Toggle mit Kontrolle

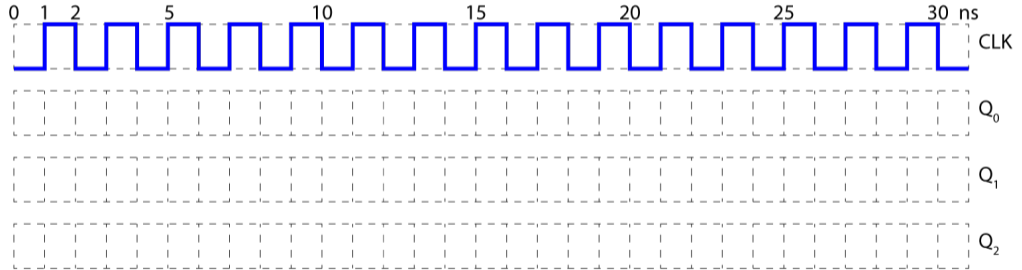
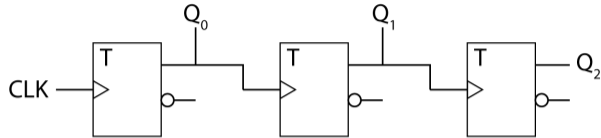


$T$	$Q_{1,n+1}$	$Q_{2,n+1}$	
0	$Q_{1,n}$	$Q_{2,n}$	speichern
1	$\overline{Q_{1,n}}$	$\overline{Q_{2,n}}$	wechseln

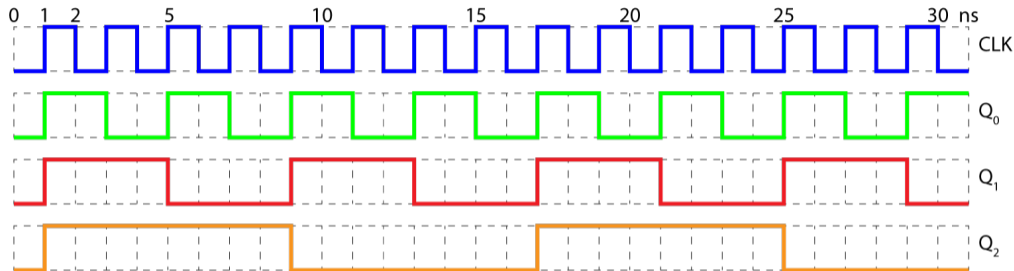
$$Q_{1,n+1} = \overline{Q_n} \text{ wenn CLK } 0 \rightarrow 1 \text{ und } T = 1$$

1. Repetition Sequentielle Schaltungen
2. Neue Flipflops
3. Anwendungen Toggle-Flipflop
4. Set-/ Rücksetzeingang
5. Konstruktion D-Flipflops auf Transistor-Niveau

# Frequenzteiler / Zähler



# Frequenzteiler Lösung



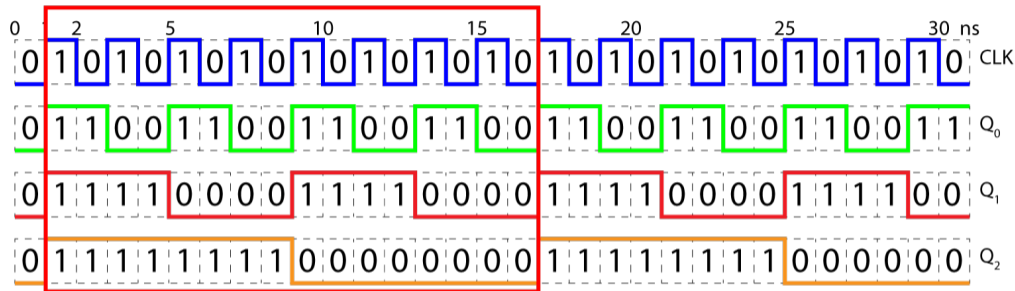
$$f_{CLK} = \frac{1}{2 \cdot 10^{-9} s} = 5 \cdot 10^8 \text{ Hz} = 500 \text{ MHz}$$

$$f_0 = \frac{1}{4 \cdot 10^{-9} s} = 2.5 \cdot 10^8 \text{ Hz} = 250 \text{ MHz}$$

$$f_1 = \frac{1}{8 \cdot 10^{-9} s} = 1.25 \cdot 10^8 \text{ Hz} = 125 \text{ MHz}$$

$$f_2 = \frac{1}{16 \cdot 10^{-9} s} = 6.25 \cdot 10^7 \text{ Hz} = 62.5 \text{ MHz}$$

# Zähler Lösung



- Hier: Zähler mit T-Flipflops auf positiver Taktflanke  $\Rightarrow$  Rückwärtszähler
- Auch möglich: Zähler mit T-Flipflops auf negativer Taktflanke  $\Rightarrow$  Vorwärtszähler
- $\Rightarrow$  aufpassen, welcher Flipflop verwendet wird, es gibt viele mögliche Permutationen!

Frage: können wir statt von  $0000_2$  bis  $1111_2$  auch von  $0000_2$  bis  $1100_2$  zählen?

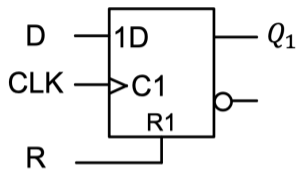


1. Repetition Sequentielle Schaltungen
2. Neue Flipflops
3. Anwendungen Toggle-Flipflop
- 4. Set-/ Rücksetzeingang**
5. Konstruktion D-Flipflops auf Transistor-Niveau

# Set-/ Rücksetzeingang

Taktunabhängiger Eingriff in Flipflop-Zustand

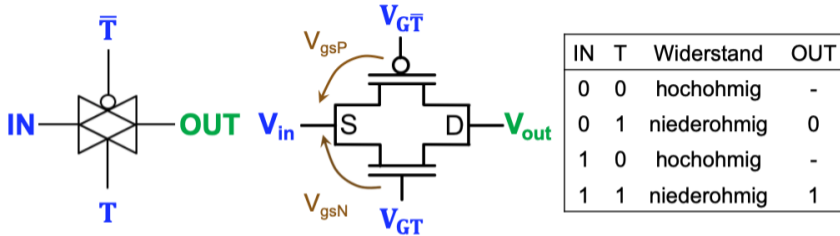
- Asynchroner (taktunabhängiger) Eingang
- Bestimmt Zustand sofort
- R-Eingang  $\rightarrow$  Ausgang = 0
- S-Eingang  $\rightarrow$  Ausgang = 1



Antwort: Ja. Mit einem logischen Schaltnetz, das den Zustand nach dem letzten gewünschten erkennt, und dann die Rücksetzeingänge aller Transistoren aktiviert.  $\Rightarrow$  zyklische Zähler  
Hier: Schaltnetz, das  $1101_2$  erkennt und dann auf  $0000_2$  zurücksetzt.

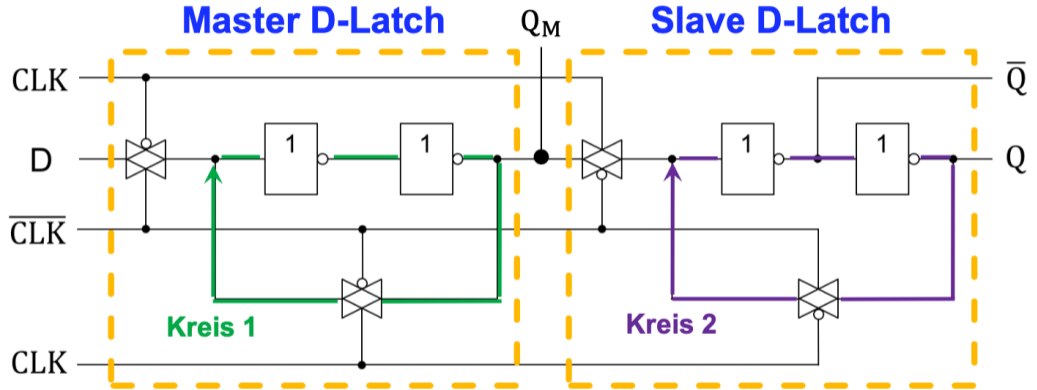
1. Repetition Sequentielle Schaltungen
2. Neue Flipflops
3. Anwendungen Toggle-Flipflop
4. Set-/ Rücksetzeingang
5. Konstruktion D-Flipflops auf Transistor-Niveau

# Transmission Gates



- Ein glorifizierter Schalter: IN mit OUT verbunden, wenn  $T = 1$ , sonst nicht.

# D-Flipflop aus Transmission Gates

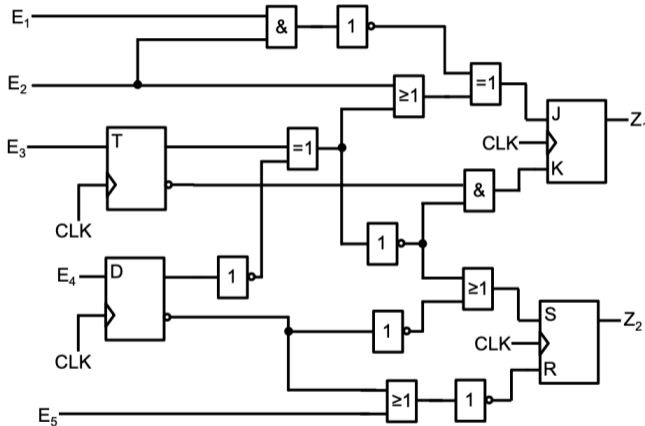


- Frage: Warum braucht es die beiden NOT-Gatter direkt hintereinander? Sie verändern das Signal ja nicht.

## Hints Serie 7

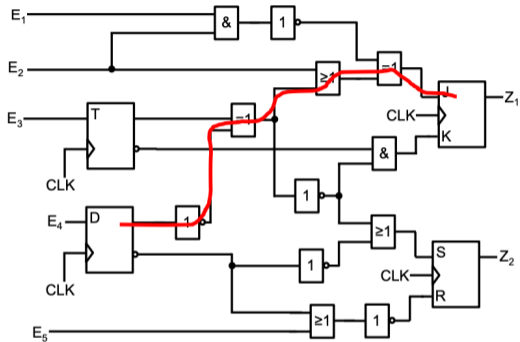
1. Iterativer Prozess (jeweils bis nächstes sequentielles Schaltungsbauteil)
2. ✓
3. ✓

# Prüfungsaufgabe: FS17, maximale Taktfrequenzen



D-Flipflop Setup-Zeit	$t_{setup,dff}$	6 ns
D-Flipflop Durchlaufzeit	$t_{pd,dff}$	7 ns
D-Flipflop Hold-Zeit	$t_{hold,dff}$	5 ns
T-Flipflop Setup-Zeit	$t_{setup,tff}$	6 ns
T-Flipflop Durchlaufzeit	$t_{pd,tff}$	7 ns
T-Flipflop Hold-Zeit	$t_{hold,tff}$	5 ns
JK-Flipflop Setup-Zeit	$t_{setup,jkff}$	3 ns
JK-Flipflop Durchlaufzeit	$t_{pd,jkff}$	8 ns
JK-Flipflop Hold-Zeit	$t_{hold,jkff}$	6 ns
SR-Flipflop Setup-Zeit	$t_{setup,srff}$	5 ns
SR-Flipflop Durchlaufzeit	$t_{pd,srff}$	9 ns
SR-Flipflop Hold-Zeit	$t_{hold,srff}$	6 ns
NOT Durchlaufzeit	$t_{d,not}$	1 ns
XOR Durchlaufzeit	$t_{d,xor}$	4 ns
AND Durchlaufzeit	$t_{d,and}$	5 ns
OR Durchlaufzeit	$t_{d,or}$	6 ns

# Prüfungsaufgabe: FS17, maximale Taktfrequenzen: Lösung



$$t_{max} = t_{pd,df} + t_{d,not} + t_{d,xor} + t_{d,or} + t_{d,xor} + t_{setup,jkf}$$

$$t_{max} = [7 + 1 + 4 + 6 + 4 + 3] \text{ ns} = 25 \text{ ns}$$

$$f = \frac{1}{t}$$

$$f = \frac{1}{25 \cdot 10^{-9} \text{ s}} = 40 \text{ MHz}$$



Alles Wichtige findest Du hier:

Website: Slides, Zusatzmaterial, Links



[n.ethz.ch/~ncantieni/digitech](https://n.ethz.ch/~ncantieni/digitech)

Polybox: Slides, Zusatzmaterial



[u.ethz.ch/NXMB8](https://u.ethz.ch/NXMB8)

[ncantieni@ethz.ch](mailto:ncantieni@ethz.ch)