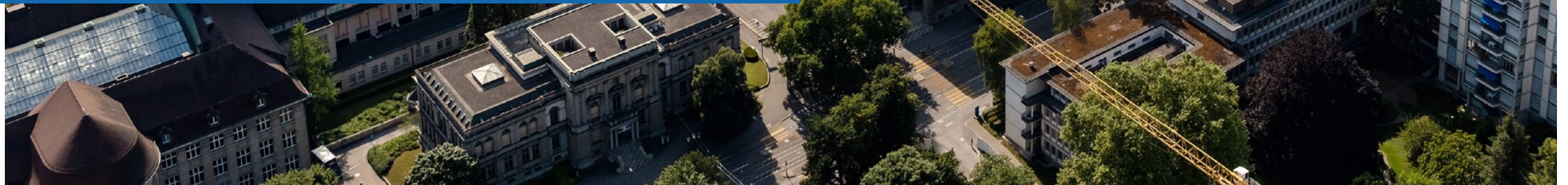




Übung 11 Zähler und Frequenzteiler

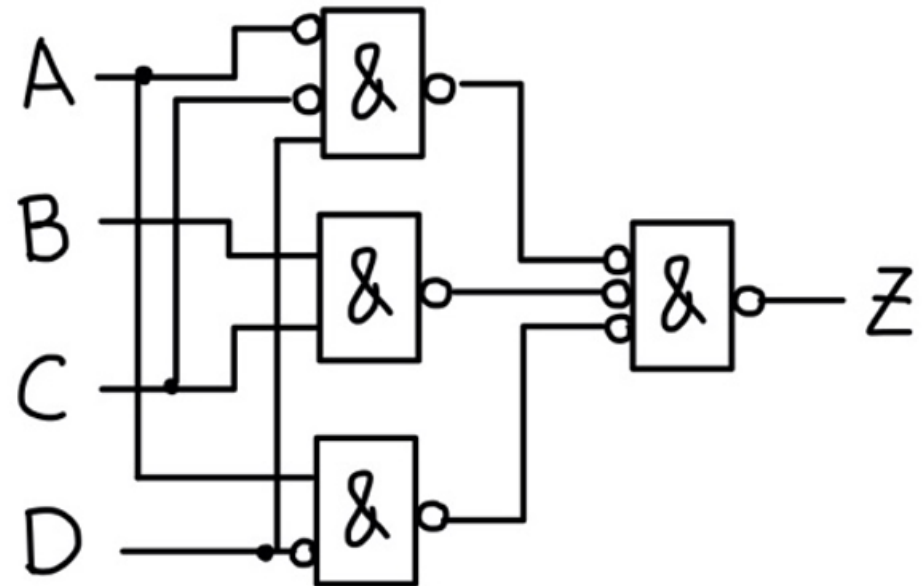
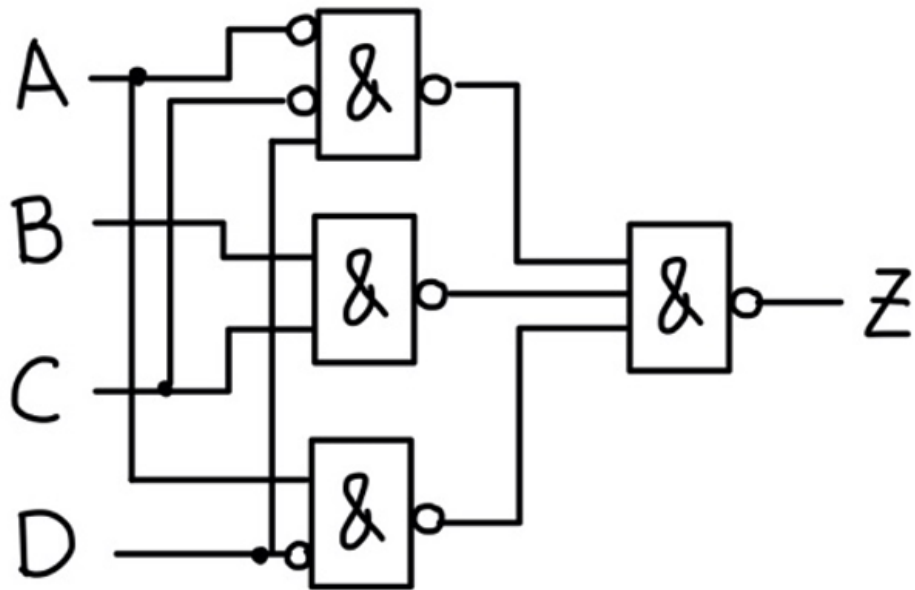
Josephine Loehle & Leo Landolt
jloehle@student.ethz.ch



Warm Up

NAND-Gatter

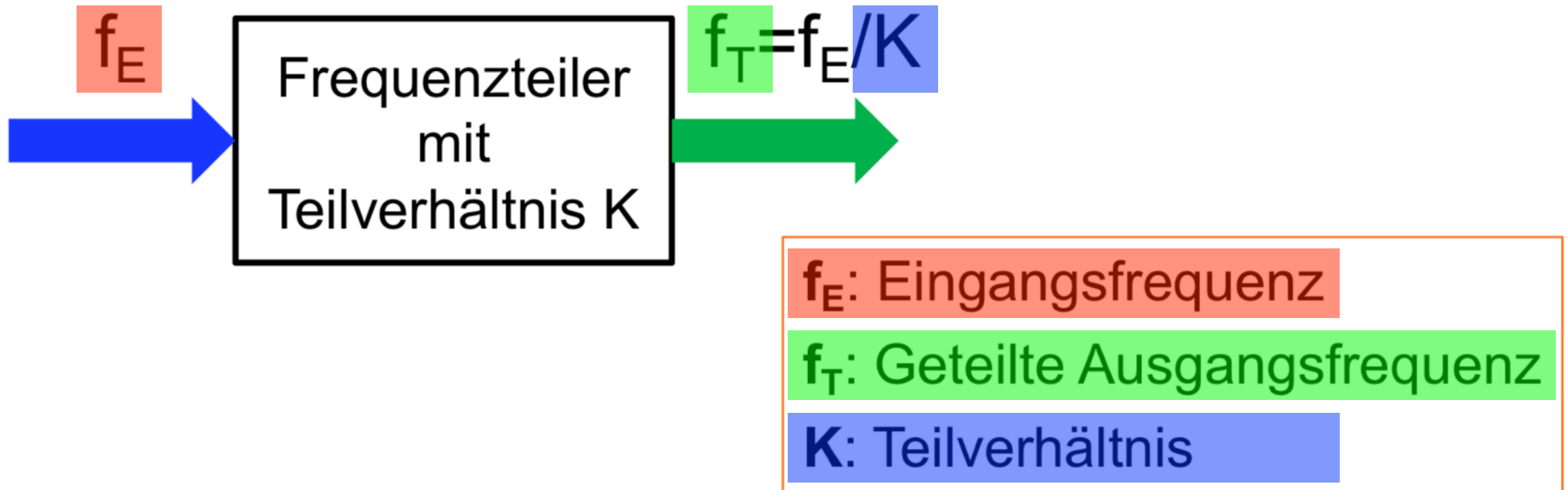
- Zeichne die zugehörige Schaltung mit NAND-Gattern
- $Z = B \cdot C + \bar{A} \cdot \bar{C} \cdot D + A \cdot \bar{D}$



Theorie

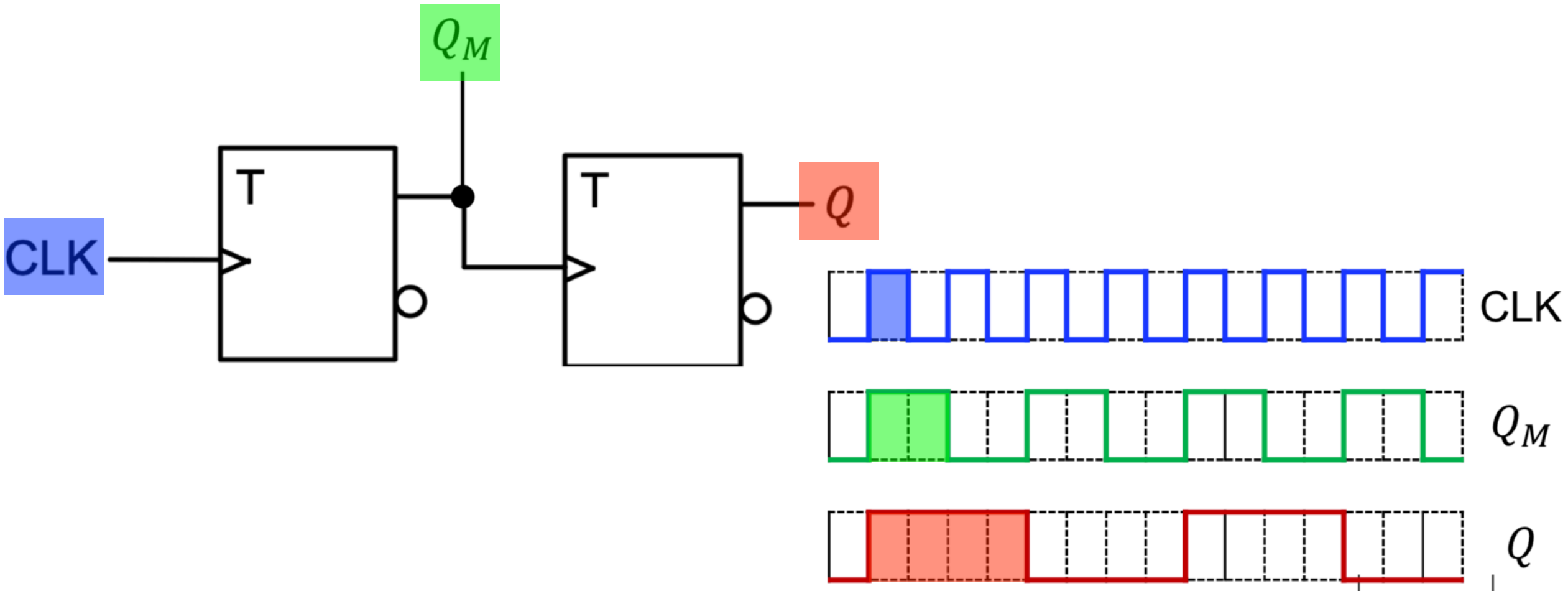
Frequenzteiler

- Zum reduzieren von Frequenzen



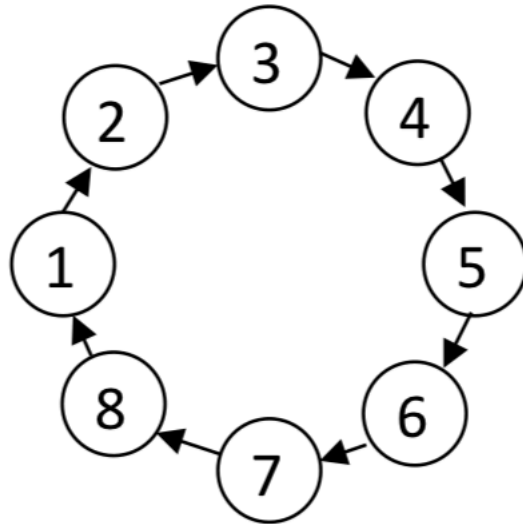
Flipflops als Frequenzteiler

- n Flipflops führen zu einer Reduktion von 2^n



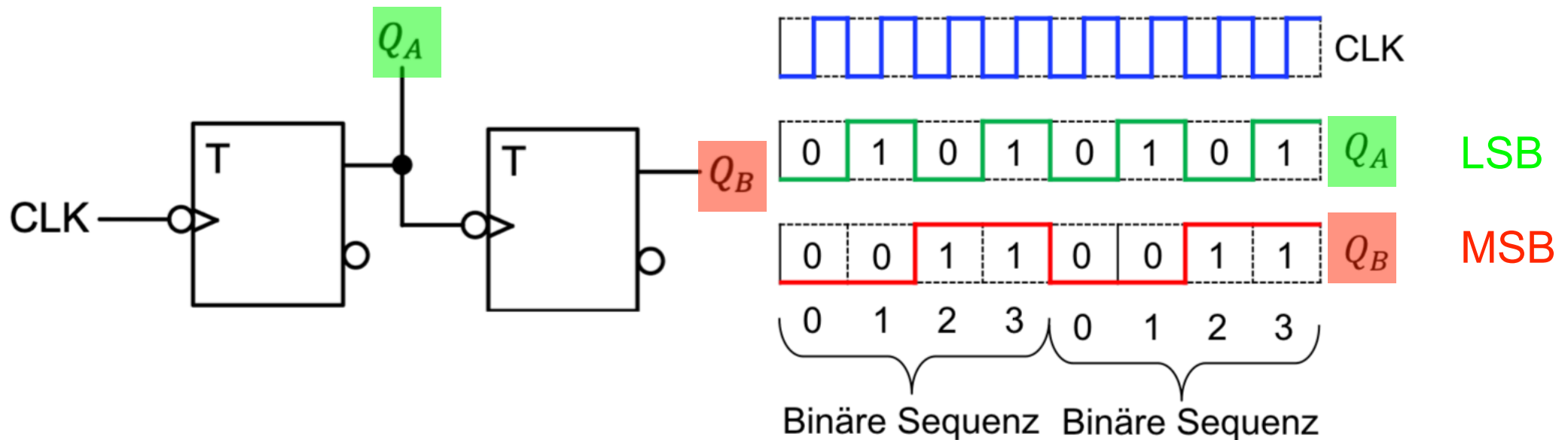
Zähler

- Zählen bis zu einer bestimmten Zahl und fangen dann wieder von vorne an
- Vorwärts zählen = +1 in jedem Schritt
- Rückwärts zählen = -1 in jedem Schritt



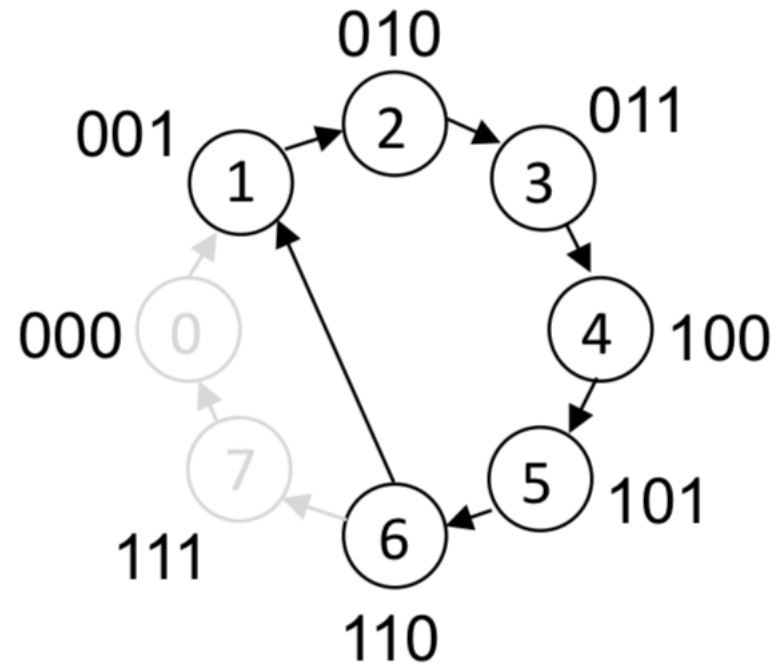
Dualzähler = Asynchrone Zähler

- Kaskadierung von T-Flipflops
- Mit n Flipflops kann man bis $2^n - 1$ zählen
- Einzelverzögerungen der Flipflops kumulieren sich \longrightarrow Asynchron
- Maximale Taktfrequenz: $f_{max} = \frac{1}{\sum_{i=1}^n t_{pd,i}}$



Modulo-n Zähler

- Zählt bis n und springt dann zurück auf einen vorgegebenen Startzustand
- Umsetzbar als Asynchronzähler und Synchronzähler



Modulo-n Synchronzähler

- Alle Eingänge liegen auf dem gleichen CLK (schalten gleichzeitig)
- Sind Medwedjew-Automaten
- Entwerfen wie Automaten

Zustandsgraph → Folgezustandstabelle → Karnaugh Diagramme → Schaltplan

Karnaugh Diagramm & Flipflops

D - Flipflops

- Karnaughdiagramm normal

JK - Flipflops

- Karnaughdiagramm mit Felder für Q und !Q

Q_{1n+1}

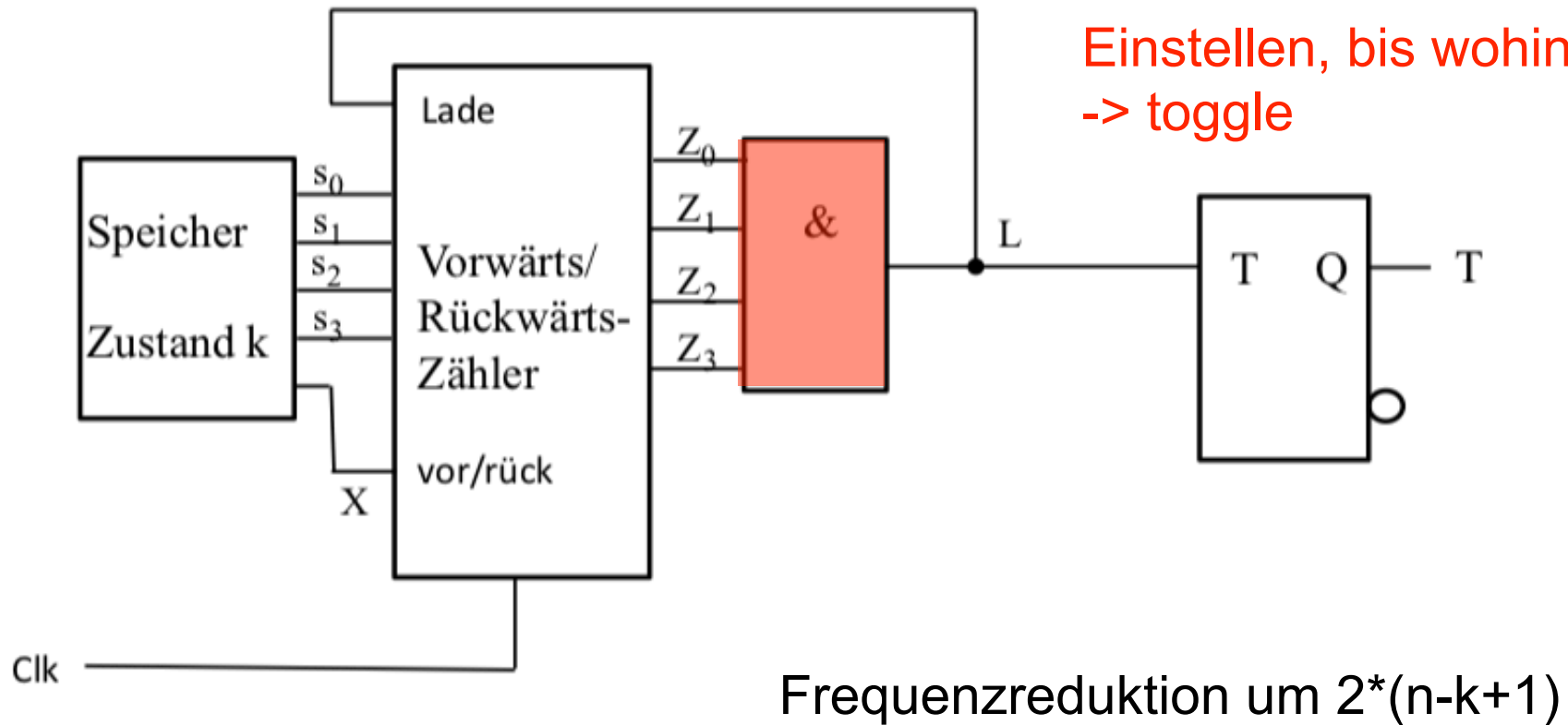
Q_3Q_2 Q_1	00	01	11	10
0				
1				

Q_3Q_2 Q_1	00	01	11	10
0				
1				

Q_{2n+1}

Frequenzteiler mit Zähler

- Um Frequenz beliebig einzustellen



Aufgabe

Prüfungsaufgabe

Teilaufgabe 3: Asynchronzähler mit T-Flipflops

Das Ziel dieser Teilaufgabe ist, einen asynchronen Binärzähler zu entwerfen, der in der Regel von 0 bis 15 zählt ausser wenn ein Eingangssignal $\mathbf{IN}=1$ ist. In diesem Fall muss er bei 5 neu starten, sobald er 12 erreicht. Alle Zahlen sind als Dualzahlen kodiert. Ihnen stehen 1 T-Flipflop mit einem asynchronen Setz (S) Eingang, 1 T-Flipflop mit einem asynchronen Rücksetz (R) Eingang sowie 4 normale T-Flipflops ohne zusätzliche asynchrone Eingänge zur Verfügung. Diese Bauelemente sind in Abbildung D3 gezeigt.

Beim T-Flipflop mit dem asynchronen Setz Eingang wird der Ausgang Q sofort 1 wenn $S=1$, unabhängig vom Taktsignal. Beim T-Flipflop mit dem asynchronen Rücksetz Eingang wird der Ausgang Q sofort 0 wenn $R=1$, auch unabhängig vom Taktsignal. Wenn der zu entwerfende Zähler 12 erreicht und $\mathbf{IN}=1$, dann muss er sofort bei 5 neu anfangen. Sonst ($\mathbf{IN}=0$) zählt er von 0 bis 15 und fängt dann wieder bei 0 an.

Wenn Sie N Flipflops benötigen, um diesen Zähler aufzubauen, dann sollten die Flipflop Ausgänge Q_0 bis Q_{N-1} benannt werden, wobei Q_0 dem 'least significant bit' entspricht und Q_{N-1} dem 'most significant bit'.

6. Wie viele T Flipflops sind nötig, um diesen Zähler zu realisieren? (1 Punkt)
7. Wie viele nicht verwendete Zustände ergeben sich daraus? Begründen Sie Ihre Aussage. (1 Punkt)
8. Was ist die logische Bedingung, damit der Zähler in einen anderen Zustand wechselt, wenn er 12 erreicht? Drücken Sie diese Bedingung als Funktion von den Q -Ausgängen und vom **IN** Signal aus. (1 Punkt)
9. Zeichnen Sie diesen Zähler auf dem Lösungsblatt. Benützen Sie die T-Flipflops aus Abbildung D3 sowie NICHT, UND und ODER Gatter mit einer beliebigen Anzahl an Eingängen. (4 Punkte)