Digitaltechnik Übung 1

Matteo Dietz
mdietz@student.ethz.ch

Über mich

- Matteo Dietz
- Matura an der Kantonsschule Zürcher Oberland
- Elektrotechnik im 3. Semester

- E-Mail: mdietz@student.ethz.ch

Polybox

- https://polybox.ethz.ch/index.php/s/VehRU12QqdJv98i

Übungsbetrieb

- Stoff für Serie wird jeweils in Woche N vorgestellt
- Abgabe der Serie in Woche N+1
  - Ausgedruckt während Übungsstunde
  - Auf Moodle
- Rückgabe und Nachbesprechung der Serie in Woche N+2
- Egal welche Übung ihr besucht, gebt die Serie mir ab (wegen des Bonus)

- Study Center: ETF E1, Do, 18-20 Uhr

Bonus

- Für den Notenbonus von 0.25 sind notwendig:
  - Mindestens **7 von 9 Serien** sinnvoll bearbeiten und abgeben
  - Mindestens an **2 von 3 Zwischenprüfungen** teilnehmen
- Tests finden anstelle der Übungsstunde statt
  - Auch online möglich

- Tests werden korrigiert, aber es gibt keine Note
- Dient als Vorbereitung für Basisprüfung

- Test 1: 19.10
- Test 2: 23.11
- Test 3: 14.12

Bonus

Holt euch den Bonus!

- Fast alle holen sich vollen Bonus
- Notenmassstab an der Prüfung wird an grosser Mehrheit mit Bonus angepasst
- Bonus ist nicht wirklich ein Bonus, sondern eher ein Malus, wenn ihr ihn nicht habt

Prüfung

- Januar/Februar 2024 (oder August 2024)
- Schriftlich, 120 Minuten
- Alle Hilfsmittel erlaubt, ausser jegliche Rechner und Kommunikationssysteme

  → PPP-Folien, Zusammenfassung
- Stressprüfung → Übung sehr wichtig!
- Alte Prüfungen auf Vorlesungswebsite und AMIV

Aufbau Übungsstunde

- Evt. Nachbesprechung Serie aus vorheriger Woche
- Theorie:
  - Zusammenfassung der wichtigsten Themen aus der Vorlesung
  - Fokus auf für Basisprüfung relevante Aspekte
  - Beispiele zusammen lösen
  - Evt. Kahoot
- Grössere Beispielaufgabe, z.B. aus alter Prüfung
- Tipps für Serie
- Zeit zum Serie lösen und Fragen stellen

Feedback geben falls etwas nicht passt!

Wichtige Links

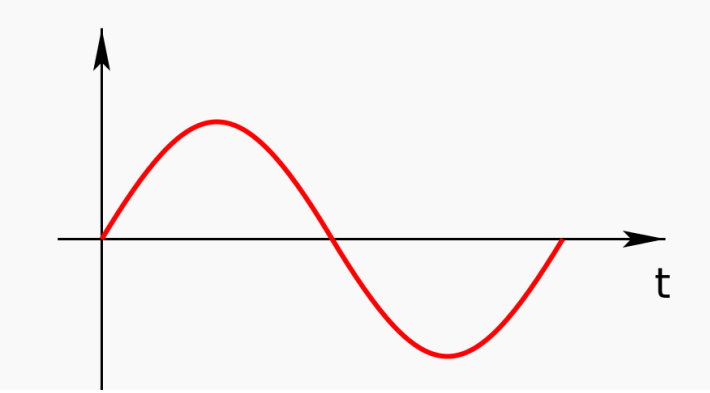
- IIS-students: https://iis-students.ee.ethz.ch/lectures/digital-circuits/
  - ETH-Netzwerk oder VPN benötigt

- Zusammenfassungen: https://amiv.ethz.ch/de/studies/documents

- EE4ETH: https://www.youtube.com/c/ElectricalEngineeringforETHStudents

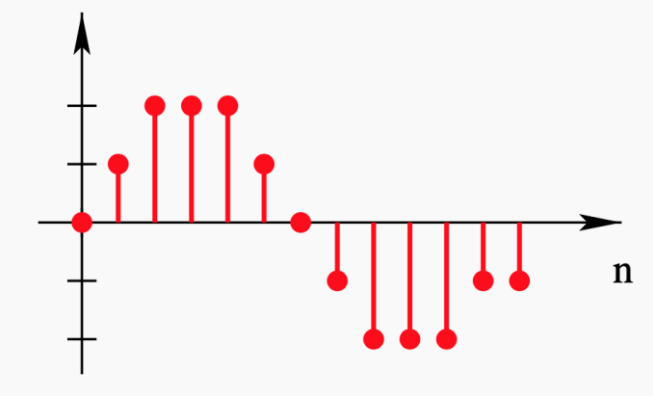
Theorie – Signale

- Haben wir unendlich **genaue** Messungen? ➔ wertekontinuierlich
- Haben wir unendlich **viele** Messungen? ➔ zeitkontinuierlich
- Digitale Signale sind wertediskret und zeitdiskret



(a)

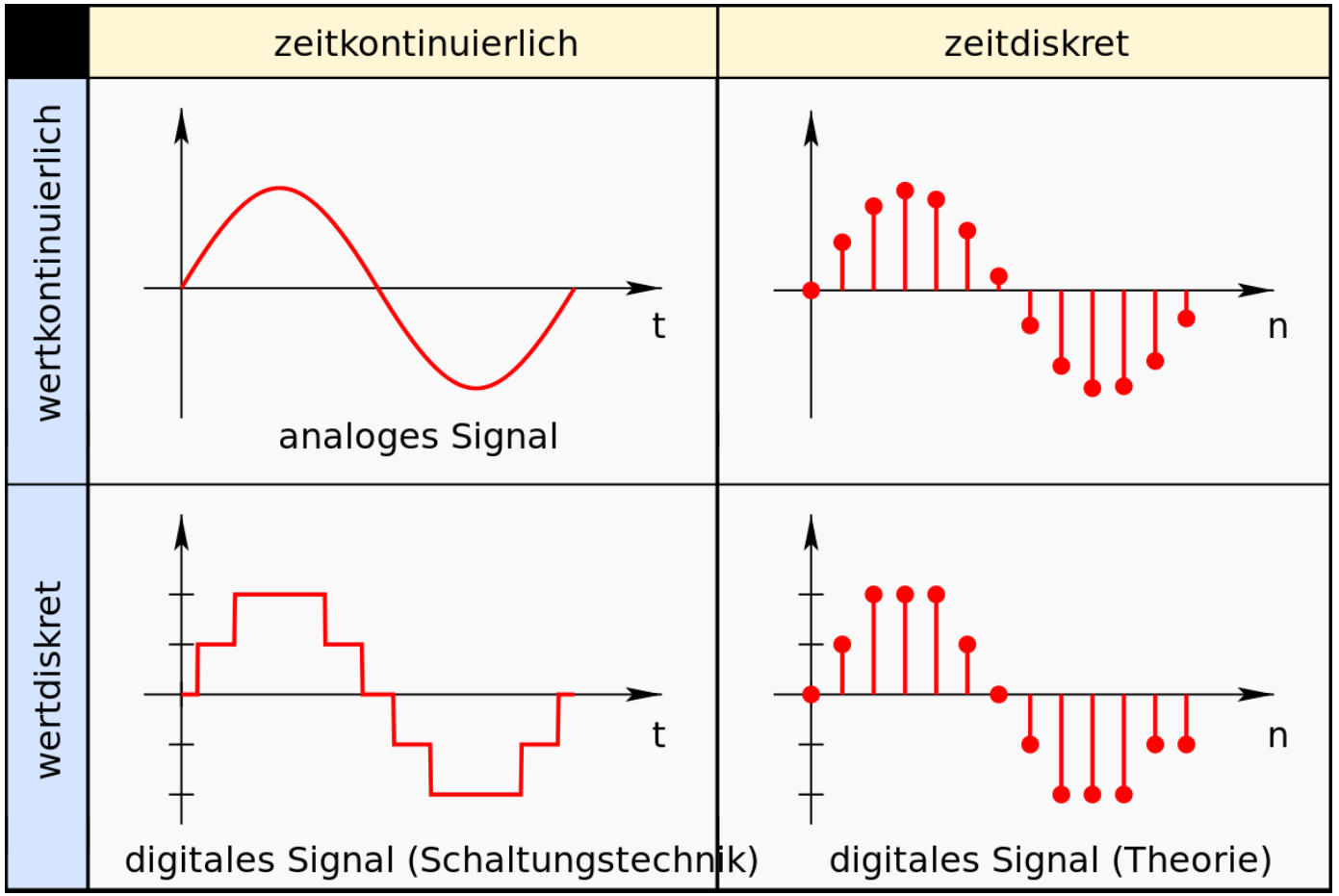
Analoges Signal



(b)

Digitales Signal (Theorie)

Theorie – Signale

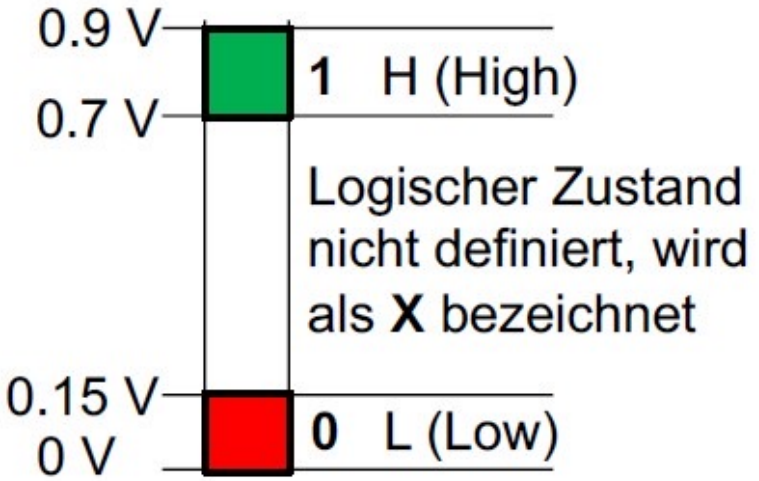


Theorie – Zustände

Spannung (elektrisch)

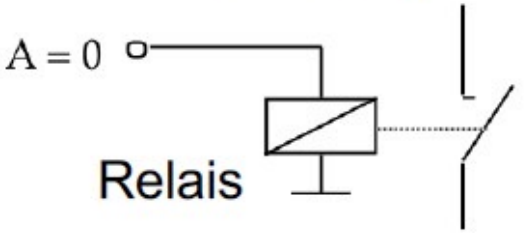
0=L=0 V (Masse)
1=H=0.8 V (Speisespannung)

Positive Logik

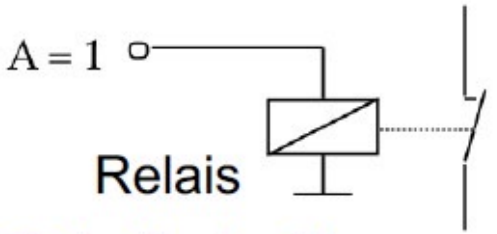


Toleranzschema für die 0.8V-Technologie

Schalter (mechanisch)



Schalter auf (A=0)



Schalter zu (A=1)

Schalterlogik:

Schalter wird geschlossen wenn eine 1 am Eingang liegt, wird geöffnet, wenn eine 0 anliegt („Schliesserprinzip“)

Exkurs – Binärzahlen

- Basis 2
- Kombination entspricht Zustand
- N Stellen: 2^N Zustände

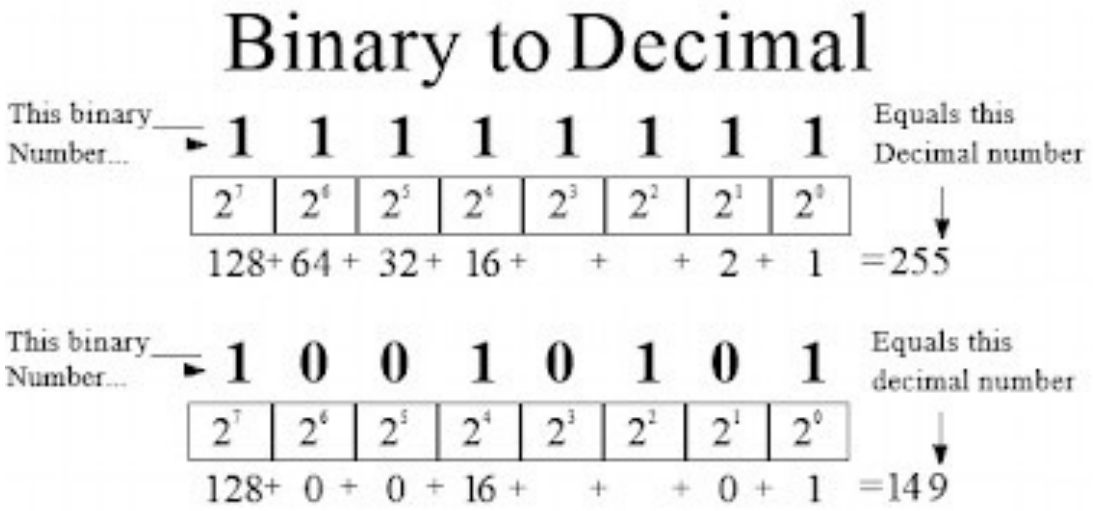
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

3 Bits ➔ 8 Zustände

0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1

1	0	0	0
1	0	0	1
1	0	1	0
1	0	1	1
1	1	0	0
1	1	0	1
1	1	1	0
1	1	1	1

4 Bits ➔ 16 Zustände

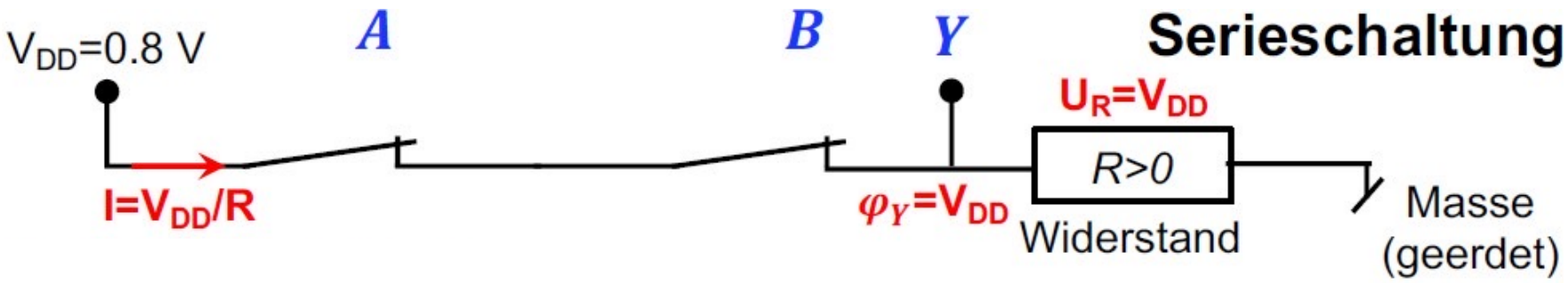


Theorie – Schaltfunktion

- Wir ordnen Schaltern Variablen zu
- Input: Mehrere Variablen (z.B. A, B, X, …)
- Output: eine einzige Variable: 0 oder 1
- Logische Verknüpfungen

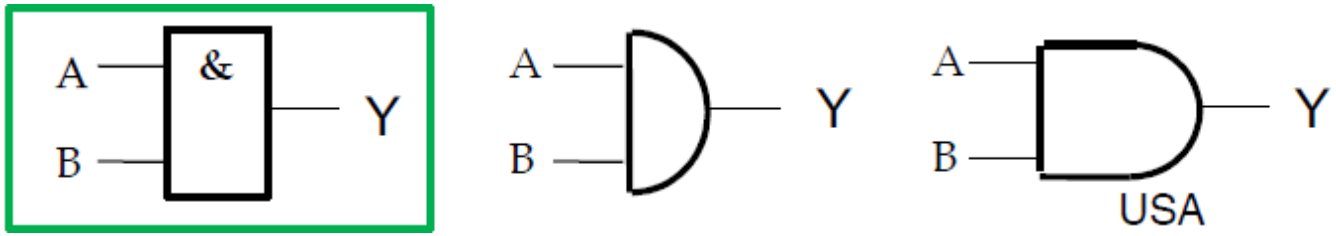
Theorie – AND-Gatter

- Schalterlogik:



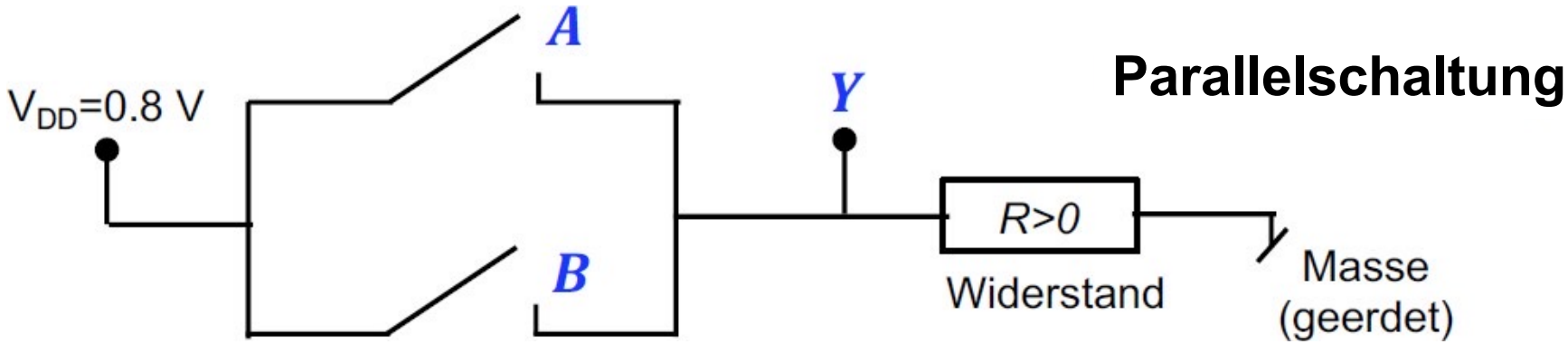
- Logische Gleichung: $\mathrm{Y} = \mathrm{A} \cdot B$ oder $Y = A \wedge B$
- Schaltbild:

Hier verwendet



Theorie – OR-Gatter

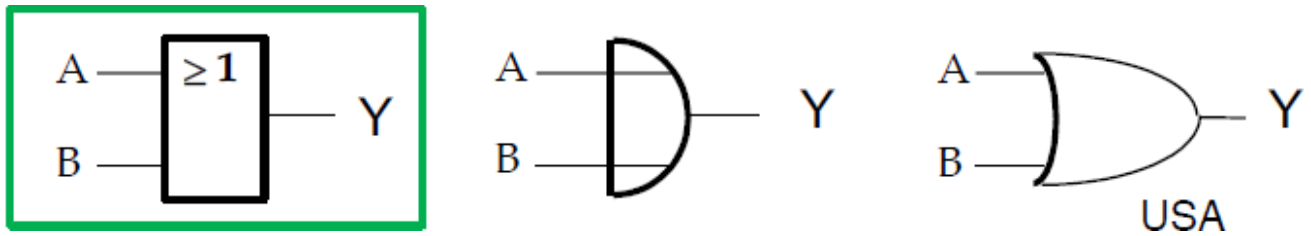
- Schalterlogik:



Parallelschaltung

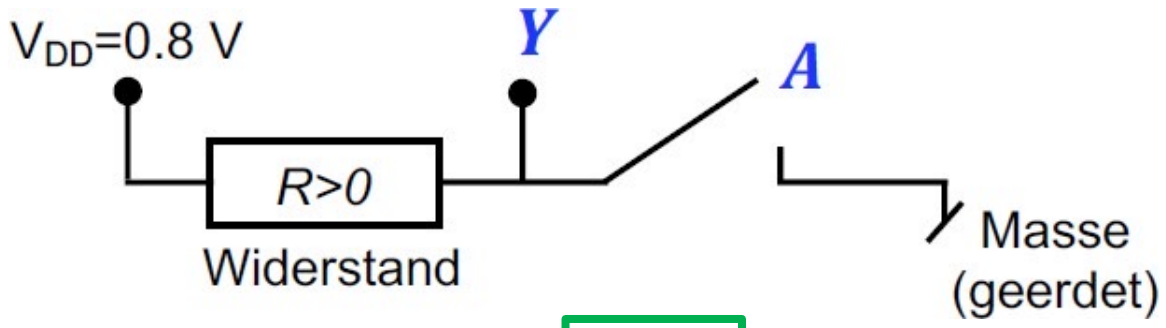
- Logische Gleichung: $\mathrm{Y} = \mathrm{A} + B$ oder $Y = A \vee B$
- Schaltbild:

Hier verwendet

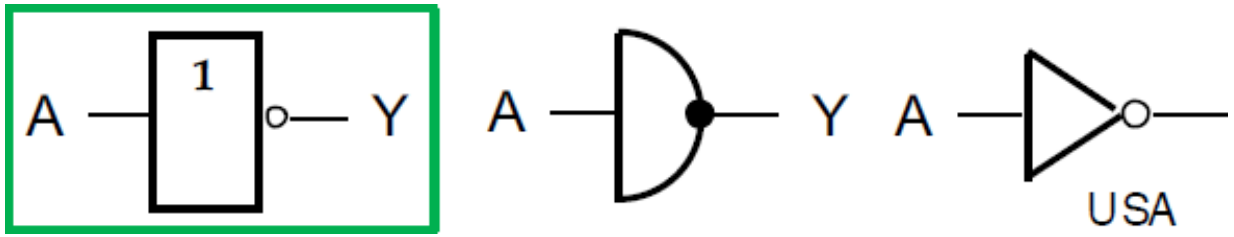


Theorie – NOT-Gatter

- Schalterlogik:



- Logische Gleichung: $\mathrm{Y} = \bar{\mathrm{A}}$ oder $Y = \neg A$
- Schaltbild:



Theorie – Wahrheitstabelle

- N Eingänge, M Ausgänge
- N + M Spalten
- 2^N Zeilen

A	Y
0	1
1	0

(a)

NOT-Gatter

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

(b)

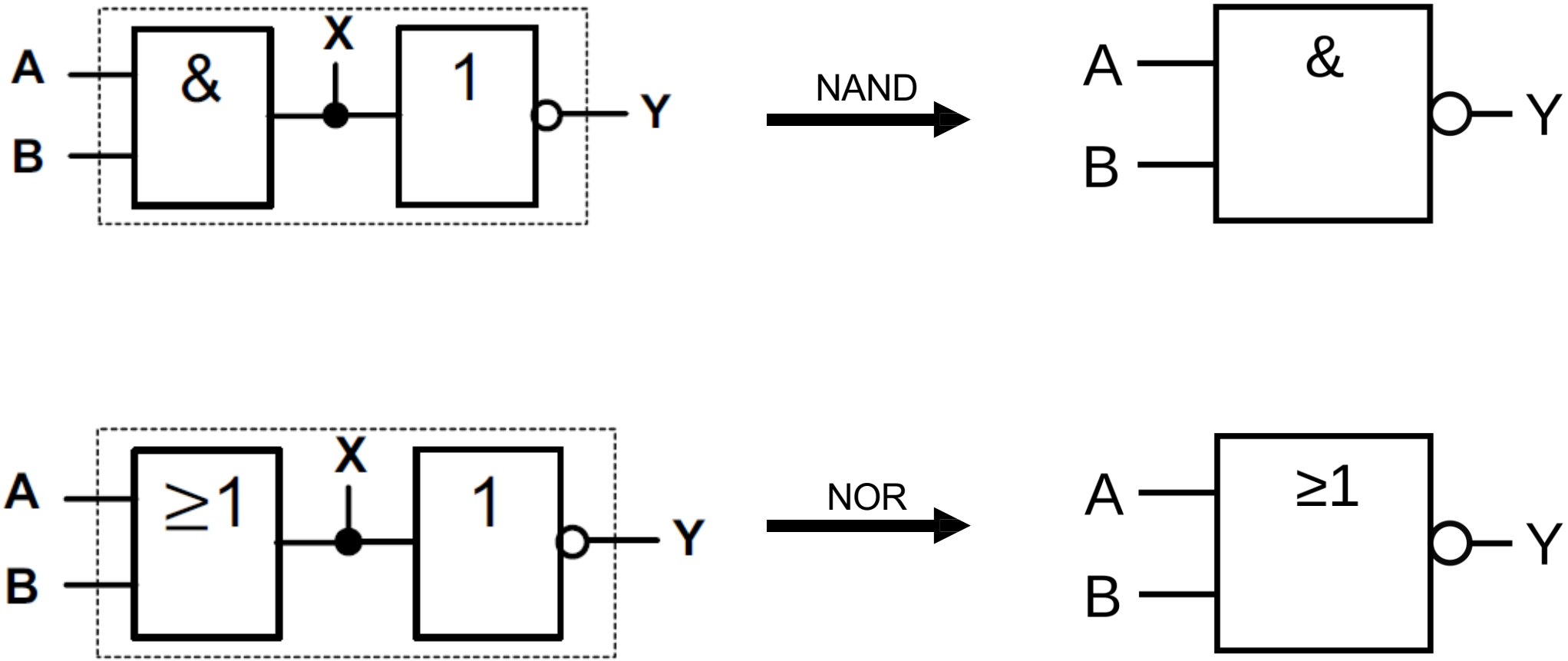
OR-Gatter

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

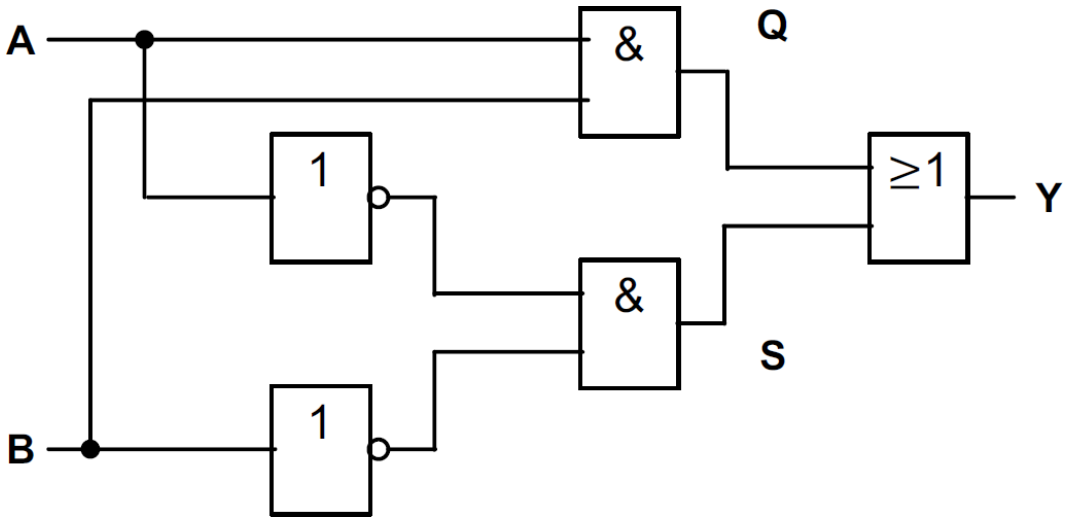
(c)

NAND-Gatter

Theorie – NAND-/NOR-Gatter

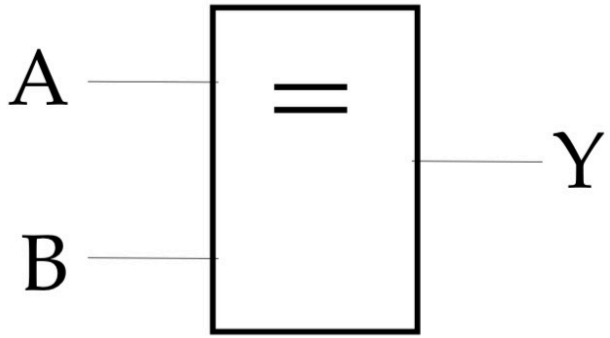


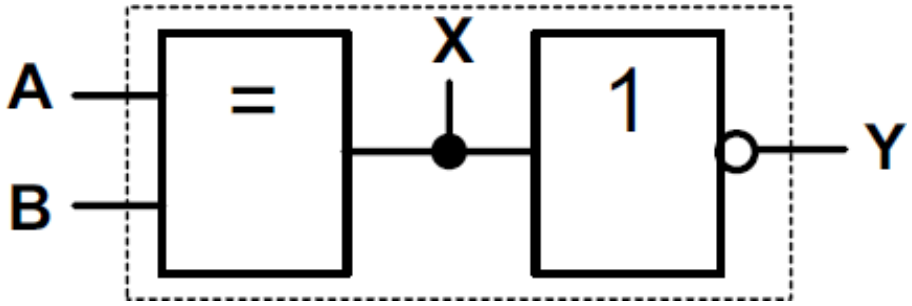
Theorie – XNOR-/XOR-Gatter



XNOR

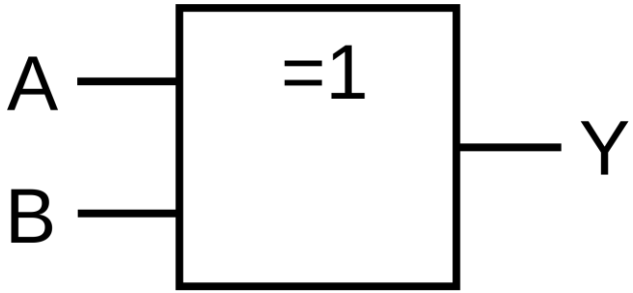
$Y = \overline{A \oplus B}$





XOR

$Y = A \oplus B$



Theorie – XNOR-/XOR-Gatter

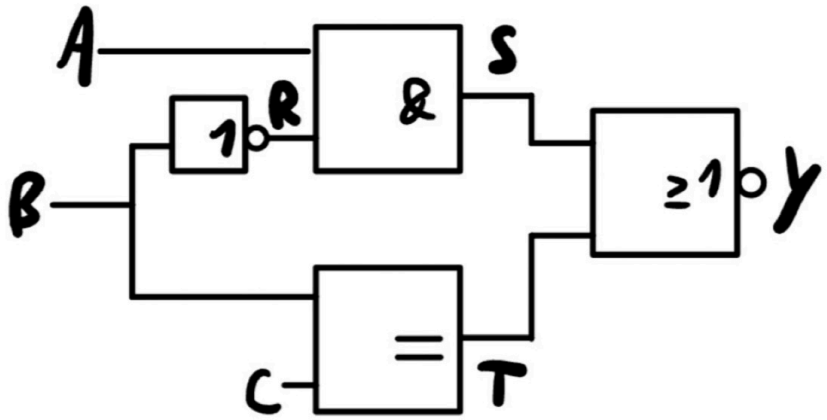
XOR

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

XNOR

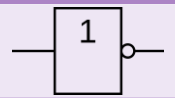
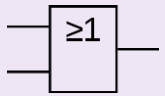
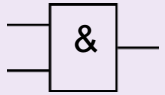
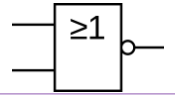
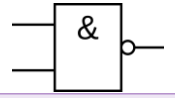
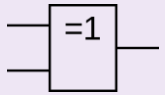
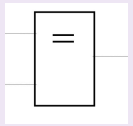
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

Beispielsaufgabe



A	B	C	R	S	T	Y
0	0	0	1	0	1	0
0	0	1	1	0	0	1
0	1	0	0	0	0	1
0	1	1	0	0	1	0
1	0	0	1	1	1	0
1	0	1	1	1	0	0
1	1	0	0	0	0	1
1	1	1	0	0	1	0

Übersicht

Logik	Gatter	Zeichen	Wirkung
NOT		$\neg A$ oder $\bar{A}$	Invertierung
OR		$A \vee B$	Wahr, wenn mind. einer der Inputs wahr ist
AND		$A \wedge B$	Wahr, wenn alle Inputs wahr sind
NOR		$\overline{A \vee B}$	Invertierung von OR
NAND		$\overline{A \wedge B}$	Invertierung von AND
XOR		$A \oplus B$	Wahr, wenn entweder nur A oder nur B wahr ist («exclusive or», Antivalenz).
XNOR		$\overline{A \oplus B}$	Wahr, wenn A und B beide den gleichen Wert haben (Äquivalenz)

Kahoot!